

corr. to EP 860946

(19) 日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-41797

(43) 公開日 平成10年(1998)2月13日

(51) Int.Cl.  
H 03 K 17/08

識別記号 庁内整理番号

F I  
H 03 K 17/08技術表示箇所  
C

審査請求 未請求 請求項の数9 OL (全13頁)

(21) 出願番号 特願平9-35083  
 (22) 出願日 平成9年(1997)2月19日  
 (31) 優先権主張番号 特願平8-125996  
 (32) 優先日 平8(1996)5月21日  
 (33) 優先権主張国 日本 (JP)

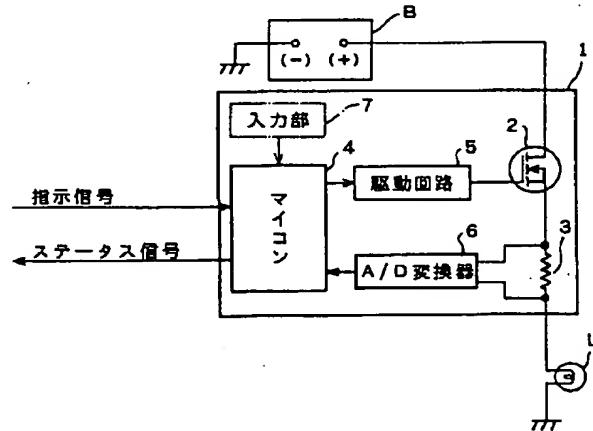
(71) 出願人 395011665  
 株式会社ハーネス総合技術研究所  
 愛知県名古屋市南区菊住1丁目7番10号  
 (71) 出願人 000183406  
 住友電装株式会社  
 三重県四日市市西末広町1番14号  
 (71) 出願人 000002130  
 住友電気工業株式会社  
 大阪府大阪市中央区北浜四丁目5番33号  
 (72) 発明者 水野 史章  
 愛知県名古屋市南区菊住1丁目7番10号  
 株式会社ハーネス総合技術研究所内  
 (74) 代理人 弁理士 小谷 悅司 (外3名)  
 最終頁に統ぐ

(54) 【発明の名称】 過電流検出機能付きスイッチ回路

## (57) 【要約】

【課題】 配線部材や負荷の保護を図る。

【解決手段】 マイコン4は、ランプLの点灯又は消灯の指示信号に応じて駆動回路5を介してFET2のオン、オフを制御する。また、マイコン4は、A/D変換器6を介して入力されるランプLに流れる電流ILを所定のサンプリング時間Ts毎に取り込むとともに、取り込んだ電流ILをランプLの既知の定格電流値IRと比較する。そして、 $IL \geq IR$ になると通電時間Tのカウントを開始し、 $IL \times Ts$ の累積値が予め設定された値S0になるとFET2をオフにする。また、マイコン4は、検出電流ILが予め設定された上限値Io ( $> IR$ ) 以上のときは、駆動回路5を介して直ぐにFET2をオフにする。



2

【特許請求の範囲】

【請求項1】 負荷と電源の間に設けられ、制御端子に  
入力される制御信号に応じて上記負荷と上記電源との接  
続をオン、オフする半導体スイッチング素子と、指示信  
号出力部から出力される負荷の動作を指示する指示信号  
を受信するとともに、受信した指示信号に従って上記半  
導体スイッチング素子の制御端子に制御信号を出力する  
スイッチ制御手段とを備え、上記電源から上記負荷への  
電力供給を制御するスイッチ回路において、上記負荷に  
流れる負荷電流を検出する電流検出手段と、上記負荷電  
流の検出が、上記負荷と電源間の配線もしくは上記負荷  
の電気特性に応じて予め設定された過電流判定条件を満  
足すると、上記半導体スイッチング素子のオン、オフ制  
御を変更する過電流制御手段とを備えたことを特徴とする  
過電流検出機能付きスイッチ回路。

【請求項2】 上記半導体スイッチング素子、上記スイ  
ッチ制御手段及び上記過電流制御手段が基板上に一體的  
に形成されてなることを特徴とする請求項1記載の過電  
流検出機能付きスイッチ回路。

【請求項3】 上記電流検出手段が、更に上記基板上に  
一體的に形成されてなることを特徴とする請求項2記載  
の過電流検出機能付きスイッチ回路。

【請求項4】 上記過電流制御手段は、上記検出した負  
荷電流と上記電気特性に応じて予め設定された基準電流  
とを比較する比較手段と、上記基準電流以上の電流が上  
記負荷に流れる通電時間をカウントするカウント手段と  
を備え、上記過電流判定条件は、上記基準電流以上である  
上記負荷電流及び上記通電時間を用いて設定されてい  
ることを特徴とする請求項1～3のいずれかに記載の過  
電流検出機能付きスイッチ回路。

【請求項5】 上記過電流制御手段は、上記基準電流以  
上で予め設定された電流が上記負荷に流れる状態が上記  
電気特性に応じて予め設定された時間以上継続すること  
を過電流判定条件とし、かつ、上記設定電流が高いほど  
上記設定時間を短くした異なる設定電流及び設定時間の  
組合せからなる複数の過電流判定条件を有するもので、  
上記比較手段は、更に、上記検出した負荷電流と上記各  
設定電流とを比較するもので、上記カウント手段は、更  
に、上記各設定電流以上の電流が上記負荷に流れる通電  
時間をカウントするものであることを特徴とする請求項  
4記載の過電流検出機能付きスイッチ回路。

【請求項6】 上記過電流制御手段は、上記過電流判定  
条件を満足すると上記半導体スイッチング素子をオフに  
するものであることを特徴とする請求項1記載の過電流  
検出機能付きスイッチ回路。

【請求項7】 上記過電流制御手段は、上記電気特性に  
応じて予め設定された基準電流を記憶する記憶手段と、  
上記検出した負荷電流と上記基準電流とを比較する比較  
手段とを備え、上記検出した負荷電流が上記基準電流以  
上のときに過電流であると判定するものであることを特

徴とする請求項6記載の過電流検出機能付きスイッチ回  
路。

【請求項8】 上記記憶手段は、更に、上記基準電流よ  
り高いレベルの高レベル基準電流と、予め設定された設  
定時間とを記憶するもので、上記過電流制御手段は、更  
に、上記スイッチ制御手段による上記半導体スイッチン  
グ素子のオン時点からの経過時間をカウントするカウン  
ト手段を備え、上記経過時間が上記設定時間未満のとき  
には、上記負荷電流が上記高レベル基準電流以上になる  
と過電流であると判定し、上記経過時間が上記設定時間  
以上のときには、上記負荷電流が上記基準電流以上にな  
ると過電流であると判定するものであることを特徴とする  
請求項7記載の過電流検出機能付きスイッチ回路。

【請求項9】 上記記憶手段は、更に、上記基準電流よ  
り低いレベルの低レベル基準電流を記憶するもので、上  
記過電流制御手段は、更に、上記経過時間が上記設定時  
間以上のときには、上記負荷電流が上記低レベル基準電  
流以下になると異常であると判定するものであることを  
特徴とする請求項8記載の過電流検出機能付きスイッチ  
回路。

#### 【発明の詳細な説明】

##### 【0001】

【発明の属する技術分野】 本発明は、電源から負荷への  
電力供給をオン、オフ制御する過電流検出機能付きスイ  
ッチ回路に関するものである。

##### 【0002】

#### 【従来の技術】

①機器の故障や火災につながる電気回路の短絡への対策  
は、長年検討されてきた重要課題の一つである。しか  
しながら、短絡の様様が多岐に亘っているため、いずれの  
様様に対しても適切に動作する簡素な構成による対策を  
実現するのは困難であった。

【0003】 従来、短絡に対する機器や電気配線の保護  
対策として最も多く使用されているのはヒューズであ  
る。ヒューズは、金属導電体部を備え、この金属導電体部  
の温度が設定値以上に上昇すると金属導電体部が溶断  
するように構成されており、通常、負荷への電力供給ラ  
インなどの保護対象の電気配線中に電源に直列接続され  
て用いられる。そして、ヒューズに過電流が流れ、金属  
導電体部の温度が上記設定値以上に上昇すると、金属導  
電体部が溶断し、保護対象の電気配線を通しての電力供  
給が遮断されるように構成されている。

【0004】 ②一方、従来、電気製品の軽薄短小化を実  
現するために、それに搭載する電子部品の小型化が図ら  
れており、例えば、電源から負荷への電力供給を制御す  
るスイッチング素子及びそのスイッチング素子の動作を  
制御する制御回路が基板上に一體的に実装されたスイッ  
チ回路が使用されている。このようなスイッチ回路とし  
て、従来、単にスイッチング素子のオン、オフを制御す  
るだけではなく、過電流、過電圧や過熱などの異常発生

3

を検出するとともに、異常に対応してスイッチング素子の制御を行う保護回路を備えたものが用いられている。

【0005】

【発明が解決しようとする課題】上記従来の技術①では、金属導電体部の溶断は熱の蓄積によるので、周囲温度が低いときは熱の蓄積速度も遅くなり、溶断時間が長くなるため、周囲温度に対するディレーティングを見込んで上記設定値を設計する必要がある。

【0006】また、短絡の様として、過電流が連続して流れの場合と、パルス状の過電流が断続的に流れの場合とがあるが、後者の場合には、前者の場合に比べて熱の蓄積速度が遅くなるので、過電流が流れているにも拘らず、溶断時間が長くなったり、あるいは全く溶断しなかつたりする虞れがあった。従って、断続的に流れのパルス状の過電流に対してヒューズを用いて機器や電気配線の保護を確実に行うのは困難であった。

【0007】また、上記従来の技術②のスイッチ回路における過電流の検出は、回路や負荷の定格電流より大幅に大きいレベルの電流を検出するとスイッチング素子を即時オフにすることによりスイッチ回路の自己保護を図るためのものであり、電源と負荷間の配線部材や負荷の定格電流より多少大きいレベルの過電流に対して配線部材や負荷の保護を考慮したものではなかった。

【0008】本発明は、上記問題を解決するもので、配線部材や負荷の保護を確実に行える過電流検出機能付きスイッチ回路を提供することを目的とする。

【0009】

【課題を解決するための手段】本発明は、負荷と電源の間に設けられ、制御端子に入力される制御信号に応じて上記負荷と上記電源との接続をオン、オフする半導体スイッチング素子と、指示信号出力部から出力される負荷の動作を指示する指示信号を受信するとともに、受信した指示信号に従って上記半導体スイッチング素子の制御端子に制御信号を出力するスイッチ制御手段とを備え、上記電源から上記負荷への電力供給を制御するスイッチ回路において、上記負荷に流れの負荷電流を検出する電流検出手段と、上記負荷電流の検出が、上記負荷と電源間の配線もしくは上記負荷の電気特性に応じて予め設定された過電流判定条件を満足すると、上記半導体スイッチング素子のオン、オフ制御を変更する過電流制御手段とを備えたものである（請求項1）。

【0010】この構成によれば、指示信号出力部から出力される負荷の動作を指示する指示信号を受信すると、この受信した指示信号に従って半導体スイッチング素子の制御端子に制御信号が出力され、この制御信号に応じて負荷と電源との接続がオン、オフされる。そして、負荷に流れの負荷電流が検出され、負荷電流の検出が、負荷と電源間の配線もしくは負荷の電気特性に応じて予め設定された過電流判定条件を満足すると、半導体スイッチング素子のオン、オフ制御が変更されることによつ

て、負荷と電源間の配線もしくは負荷の電気特性を超える過電流の通電が防止される。

【0011】また、上記半導体スイッチング素子、上記スイッチ制御手段及び上記過電流制御手段が基板上に一体的に形成されてなるものである（請求項2）。

【0012】この構成によれば、半導体スイッチング素子、スイッチ制御手段及び過電流制御手段が基板上に一体的に形成されることにより、回路が小型化され、配線が簡素化される。

10 【0013】また、上記電流検出手段が、更に上記基板上に一体的に形成されてなるものである（請求項3）。

【0014】この構成によれば、半導体スイッチング素子、スイッチ制御手段及び過電流制御手段に加えて、電流検出手段も基板上に一体的に形成されることにより、更に回路が小型化され、配線が簡素化される。

【0015】また、上記過電流制御手段は、上記検出した負荷電流と上記電気特性に応じて予め設定された基準電流とを比較する比較手段と、上記基準電流以上の電流が上記負荷に流れの通電時間をカウントするカウント手段とを備え、上記過電流判定条件は、上記基準電流以上である上記負荷電流及び上記通電時間を用いて設定されている（請求項4）。

【0016】この構成によれば、負荷に流れの負荷電流が検出され、検出された負荷電流と配線もしくは負荷の電気特性に応じて予め設定された基準電流とが比較され、基準電流以上の電流が負荷に流れの通電時間がカウントされる。そして、基準電流以上である負荷電流及び通電時間が過電流判定条件を満足すると、半導体スイッチング素子のオン、オフ制御が変更されることによつ

30 て、過電流の通電時間が負荷と電源間の配線もしくは負荷の電気特性を超えることが確実に防止される。基準電流としては、配線や負荷の定格電流を用いればよい。

【0017】また、上記過電流制御手段は、上記基準電流以上で予め設定された電流が上記負荷に流れの状態が上記電気特性に応じて予め設定された時間以上継続することを過電流判定条件とし、かつ、上記設定電流が高いほど上記設定時間を短くした異なる設定電流及び設定時間の組合せからなる複数の過電流判定条件を有するもので、上記比較手段は、更に、上記検出した負荷電流と上記各設定電流とを比較するもので、上記カウント手段

40 は、更に、上記各設定電流以上の電流が上記負荷に流れの通電時間をカウントするものである（請求項5）。

【0018】この構成によれば、負荷に流れの負荷電流が検出され、検出された負荷電流と、基準電流及び各設定電流とが比較され、基準電流及び各設定電流以上の電流が負荷に流れの通電時間がカウントされる。そして、設定電流が高いほど設定時間が短くなっているので、負荷に流れの電流が基準電流に比べて高くなるほど、短時間で過電流と判定されることにより、過電流の判定がき

50 め細かく行われ、配線もしくは負荷の電気特性を超える

通電が確実に防止される。

【0019】なお、上記請求項4の構成において、上記過電流制御手段は、所定時間毎に上記負荷に流れる上記基準電流以上の電流と上記所定時間との積を求め、これを累積する演算手段と、この累積値が予め設定された値になると過電流であると判定する判定手段とを備えるようにもよい。この構成によれば、負荷電流のレベルが大きければ短い通電時間で、負荷電流のレベルが小さければ長い通電時間で過電流と判定されることにより、過電流の判定がよりきめ細かく行われ、配線もしくは負荷の電気特性を超える通電が確実に防止される。

【0020】また、上記過電流制御手段は、上記過電流判定条件を満足すると上記半導体スイッチング素子をオフにするものである（請求項6）。

【0021】この構成によれば、指示信号出力部から出力される負荷の動作を指示する指示信号を受信すると、この受信した指示信号に従って半導体スイッチング素子の制御端子に制御信号が出力され、この制御信号に応じて負荷と電源との接続がオン、オフされる。そして、負荷に流れる負荷電流が検出され、負荷電流の検出が、負荷と電源間の配線もしくは負荷の電気特性に応じて予め設定された過電流判定条件を満足すると、半導体スイッチング素子がオフにされることによって、負荷と電源間の配線もしくは負荷の電気特性を超える過電流の通電が防止される。

【0022】また、上記過電流制御手段は、上記電気特性に応じて予め設定された基準電流を記憶する記憶手段と、上記検出した負荷電流と上記基準電流とを比較する比較手段とを備え、上記検出した負荷電流が上記基準電流以上のときに過電流であると判定するものである（請求項7）。

【0023】この構成によれば、負荷と電源間の配線もしくは負荷の電気特性に応じて予め設定された基準電流と検出された負荷電流とが比較され、負荷電流が基準電流以上のときに過電流であると判定されることにより、完全な短絡ではなく、断続的に短絡状態になるような場合でも、半導体スイッチング素子がオフにされ、負荷と電源間の配線もしくは負荷の電気特性を超える過電流の通電が確実に防止されることとなる。

【0024】また、上記記憶手段は、更に、上記基準電流より高いレベルの高レベル基準電流と、予め設定された設定時間とを記憶するもので、上記過電流制御手段は、更に、上記スイッチ制御手段による上記半導体スイッチング素子のオン時点からの経過時間をカウントするカウント手段を備え、上記経過時間が上記設定時間未満のときには、上記負荷電流が上記高レベル基準電流以上になると過電流であると判定し、上記経過時間が上記設定時間以上のときには、上記負荷電流が上記基準電流以上になると過電流であると判定するものである（請求項8）。

【0025】この構成によれば、半導体スイッチング素子のオン時点からの経過時間がカウントされ、オン時点から予め設定された設定時間が経過するまでは、負荷電流が高レベル基準電流以上になると過電流であると判定され、オン時点から設定時間以上経過した後は、負荷電流が基準電流以上になると過電流であると判定されることにより、オン時点から突入電流が流れのような負荷であっても、この突入電流を過電流であると誤判定するこがない。

【0026】また、上記記憶手段は、更に、上記基準電流より低いレベルの低レベル基準電流を記憶するもので、上記過電流制御手段は、更に、上記経過時間が上記設定時間以上のときには、上記負荷電流が上記低レベル基準電流以下になると異常であると判定するものである（請求項9）。

【0027】この構成によれば、オン時点から設定時間以上経過した後は、負荷電流が低レベル基準電流以下のときも異常であると判定されることにより、断続的に開放状態になるような様態の異常が生じた場合でも、半導体スイッチング素子がオフにされ、異常状態のまでの通電が確実に防止されることとなる。

【0028】

【発明の実施の形態】図1は本発明に係る過電流検出機能付きスイッチ回路の第1実施形態を示す回路ブロック図である。この過電流検出機能付きスイッチ回路1は、自動車のバッテリー（電源）Bからランプ（負荷）Lへの電力供給を制御する自動車のランプ制御回路を構成するもので、Nチャネル効果トランジスタ（以下、「FET」という。）2、シャント抵抗（電流検出部）3、マイコン4、駆動回路5及びA/D変換器6を備え、これらがプリント回路基板や半導体基板などの基板上に一体的に形成されている。なお、各部が配置された基板上を合成樹脂などでモールドするようにしてもよい。

【0029】FET2及びシャント抵抗3は、バッテリーBとランプL間に直列に接続されており、FET2のドレインがバッテリーBの正極に、ソースがシャント抵抗3に、ゲートが駆動回路5に、それぞれ接続されており、FET2がオンになるとシャント抵抗3を介してランプLに電流が流れる。

【0030】シャント抵抗3は、電流を電圧に変換するための低抵抗で、この両端電圧を検出することによりランプLに流れる電流が検出される。このシャント抵抗3によって、電流を精度よく検出することができるとともに、急激な電流変化を検出することができる。A/D変換器6は、シャント抵抗3の両端電圧のアナログ値をデジタル値に変換してマイコン4に入力するものである。

【0031】マイコン4は、外部から入力されるランプLの点灯又は消灯の指示信号に応じて駆動回路5を介し

てFET2のオン、オフを制御してランプLの点灯、消灯を制御するものである。駆動回路5は、マイコン4からの制御信号の電圧レベルを昇圧するチャージポンプなどからなり、マイコン4の制御信号に従ってFET2にゲート信号を印加してFET2をオン、オフさせるものである。

【0032】また、マイコン4は、A/D変換器6を介して入力されるランプLに流れる電流ILを所定のサンプリング時間Ts(本実施形態では1sec)毎に取り込むとともに、取り込んだ電流ILをランプLの既知の定格電流値IRと比較する。そして、IL≥IRになると通電時間Tのカウントを開始し、IL×Tsの累積値が予め設定された値SoになるとFET2をオフにする。

【0033】また、マイコン4は、検出電流ILが予め設定された上限値Io(>IR)以上のときは、駆動回路5を介して直ぐにFET2をオフにする。また、マイコン4は、過電流の検出によってFET2をオフにしたときは、その旨のステータス信号を出力する。

【0034】図2は過電流検出手順のフローチャートである。ランプLの点灯指示信号があると、このルーチンの動作が開始され、まず、メモリレジスタSを0にリセットし(ステップS100)、次いで、サンプリング時間Tsが経過すると(ステップS110でYES)、A/D変換器6から電流ILが取り込まれる(ステップS120)。

【0035】そして、IL≥Ioかどうかが判別され(ステップS130)、IL≥Ioであれば(ステップS130でYES)、直ぐにFET2がオフにされ(ステップS140)、ステータス信号が出力されて(ステップS150)、このルーチンを終了する。

【0036】一方、IL<Ioであれば(ステップS130でNO)、IL≥IRかどうかが判別され(ステップS160)、IL<IRであれば(ステップS160でNO)、ステップS110に戻る。

【0037】ステップS160において、IL≥IRであれば(ステップS160でYES)、S=S+IL×Tsとして、メモリレジスタSに電流ILと通電時間Tsの積が累積され(ステップS170)、次いで、S≥Soかどうかが判別される(ステップS180)。

【0038】そして、S≥Soであれば(ステップS180でYES)、ステップS140に進み、一方、S<Soであれば(ステップS180でNO)、ランプLの消灯の指示信号があるかどうかが判別され(ステップS190)、消灯指示信号があれば(ステップS190でYES)、このルーチンを終了する。

【0039】一方、ステップS190において、消灯指示信号がなければ(ステップS190でNO)、ステップS120に戻って、サンプリング時間Ts毎に以上の動作が繰り返される。

【0040】このように、定格電流IR以上の過電流IL

が流れるとときに、通電時間Tsとの積IL×Tsの累積値が予め設定された値SoになるとFET2をオフにしてランプLへの通電を停止するようにしたので、過電流ILのレベルが小さいときは比較的長時間の通電で、過電流ILのレベルが大きいときは短時間の通電で、ランプLへの通電が停止されることとなり、過電流のレベルに応じた通電停止制御を行うことができる。また、過電流時にランプLの耐電流特性に適合した通電停止制御を行うことができる。

【0041】図3は本発明に係る過電流検出機能付きスイッチ回路の第2実施形態を示す回路ブロック図である。なお、第1実施形態と同一部材には同一符号を付し、説明を省略する。

【0042】第2実施形態では、過電流検出機能付きスイッチ回路1は、シャント抵抗3に代えてホールセンサ(電流検出部)30を備えるとともに、マイコン4に代えて、インターフェース(I/F)回路40、電流監視部41、ORゲート回路42及びFET43を備え、第1実施形態と同様に、各部がプリント回路基板や半導体基板などの基板上に一体的に形成されている。なお、ランプLの定格電流IRは5Aとする。

【0043】ホールセンサ30は、半導体素子からなり、磁束密度Bの磁界中に配置されたときに半導体素子に流れる電流Iと磁束密度Bの積I×Bに比例した電圧Vを出力するホール効果を利用したもので、この出力電圧VのレベルによってランプLに流れる電流ILが検出可能になっている。このホールセンサ30によって、小型で精度よく電流を検出することができる。

【0044】I/F回路40は、外部から入力されるランプLの点灯又は消灯の指示信号を受信するとともに、この指示信号に応じて駆動回路5を介してFET2のオン、オフを制御してランプLの点灯、消灯を制御するものである。

【0045】電流監視部41は、コンパレータ及びオノディレイタイマーなどからなる第1～第5監視回路411～415を備え、各出力はそれぞれORゲート回路42の入力に接続されている。また、ORゲート回路42の出力はFET43のゲートに接続され、FET43のドレインはFET2のゲートに接続され、FET43のソースはアースラインに接続されている。

【0046】電流監視回路411～415は、A/D変換器6を介して入力される電流ILを所定のサンプリング時間Ts(本実施形態では1sec)毎に取り込み、その電流レベルによってハイレベル信号を出力するものである。第1監視回路411は、100A以上の電流ILが入力されると動作を開始し、直ぐにハイレベル信号を出力する。

【0047】第2監視回路412は、70A以上の電流ILが入力されると動作を開始し、この電流入力が5秒間継続するとハイレベル信号を出力する。第3監視回路413

は、10A以上の電流ILが入力されると動作を開始し、この電流入力が5秒間継続するとハイレベル信号を出力する。

3は、30A以上の電流ILが入力されると動作を開始し、この電流入力が10秒間継続するとハイレベル信号を出力する。第4監視回路414は、10A以上の電流ILが入力されると動作を開始し、この電流入力が30秒間継続するとハイレベル信号を出力する。第5監視回路415は、5A以上の電流ILが入力されると動作を開始し、この電流入力が60秒間継続するとハイレベル信号を出力する。

【0048】そして、電流監視回路411～415の内の少なくとも1の回路からハイレベル信号が出力されると、ORゲート回路42からFET43のゲートにハイレベル信号が出力され、これによってFET43がオンになり、FET2のゲート電位がローに降下してFET2がオフになり、ランプLへの通電が遮断される。

【0049】下記表1は、電流監視部41によるランプLの遮断条件を示している。表1に示すように、ランプLに流れる電流ILのレベルに応じて、各電流監視回路411～415により、ランプLへの通電が遮断されるようになっている。

【0050】

【表1】

検出電流 IL (A)	遮断までの通電時間
100 ≤ IL	即時
70 ≤ IL < 100	5秒
30 ≤ IL < 70	10秒
10 ≤ IL < 30	30秒
5 ≤ IL < 10	60秒

【0051】次に、図4のタイミングチャートを用いて動作例①～④について説明する。

① t11時点で15Aの電流ILを検出すると、第4電流監視回路414及び第5電流監視回路415が動作を開始する。そして、30秒間に亘って10A以上30A未満の電流ILが流れると、t12時点で第4電流監視回路414からハイレベル信号がORゲート回路42に送出されるので、ORゲート回路42からFET43のゲートにハイレベル信号が出力される。これによって、FET43が導通状態となり、FET2のゲート電位がローに降下して、FET2がオフになり、ランプLへの通電が遮断される。

【0052】② t21時点で検出電流ILが15Aになると、第4電流監視回路414及び第5電流監視回路415が動作を開始する。t21時点から30秒未満のt22時点で検出電流ILが10A未満(5A以上)になると、第4電流監視回路414の動作は中断し、第5電流監視回路415の動作が継続する。そして、t21時点から60秒に亘って5A以上の電流ILが流れると、t22時点で第5監視回路415からハイレベル信号がORゲート回路42に送出されるので、ORゲート回路42からFET4

3のゲートにハイレベル信号が出力される。これによつて、FET43が導通状態となり、FET2のゲート電位がローに降下して、FET2がオフになり、ランプLへの通電が遮断される。

【0053】③ t31時点で10A以上かつ30A未満の電流ILが流れ始めると、第4電流監視回路414及び第5電流監視回路415が動作を開始する。t31時点から30秒未満のt32時点で検出電流ILが85Aになると、更に第2電流監視回路412及び第3電流監視回路413が動作を開始する。そして、t32時点から5秒間に亘って検出電流ILが70A以上かつ100A未満の状態が続くと、第2電流監視回路412からハイレベル信号がORゲート回路42に送出されるので、FET43が導通状態となり、FET2のゲート電位がローに降下して、FET2がオフになり、ランプLへの通電が遮断される。

【0054】④ t41時点で50Aの電流ILが流れ始めると、第3電流監視回路413～第5電流監視回路415が動作を開始する。そして、t41時点から10秒未満のt42時点で検出電流ILが100Aを超えると、直ぐに第1電流監視回路411からハイレベル信号がORゲート回路42に送出されるので、FET43が導通状態となり、FET2のゲート電位がローに降下して、FET2がオフになり、ランプLへの通電が遮断される。

【0055】このように、ランプLに流れる電流ILが過電流であると判別するとFET2をオフにするようにしたので、ランプLへの通電を自動的に遮断することができる。また、電流ILのレベルを検出し、過電流のレベルが増大するに従って短い通電時間でFET2をオフにするようにしたので、ランプLの耐電流特性を超えることなく確実に通電を遮断することができる。

【0056】なお、本発明は上記第1、第2実施形態には限られず、以下の変形形態(1)～(10)を採用することができる。

(1) 第1実施形態において、図1中、一点鎖線で示すように、ディップスイッチなどからなる入力部7を備え、マイコン4は、この入力部7への入力に応じてランプLの定格電流値IR、設定値S0、I0などを任意に設定できるようにしてもよい。

【0057】(2) 第1実施形態では、過電流が検出されたときにFET2をオフにしているが、マイコン4から駆動回路5に所要のデューティ比のPWM制御信号を出力し、FET2を所要のスイッティング周波数でオン、オフさせることによって、ランプLへの供給電流を低減するようにしてもよい。なお、PWM制御信号のスイッティング周波数としては、好ましくは100Hz以上が用いられるが、スイッティング素子としてFET2を用いることによって、好適にオン、オフを行ふことができる。

【0058】(3) 第1、第2実施形態では、半導体スイッティング素子としてNチャネル電界効果トランジスタを用いているが、PチャネルFETや、絶縁ゲート型バ

11

イポーラトランジスタ（IGBT）などのバイポーラトランジスタを用いてもよい。これらの場合にも、上記変形形態（2）と同様に、PWM制御信号を用いてオン、オフさせることによって、ランプLへの供給電流を低減させることができる。

【0059】（4）第2実施形態では、電流監視部41は、5個の電流監視回路を備えているが、電流監視回路の個数を増加又は減少したものでもよい。電流監視回路の個数を増加させて、判別する電流レベル及び遮断までの通電時間の組合せを増加することにより、図5に示すように遮断特性Sを設定することができる。

【0060】図5は本変形形態（4）によるランプLの遮断特性Sを説明する図で、負荷や配線部材が発煙する電流レベルを示す発煙特性Rを併記するとともに、比較例としてヒューズの溶断特性Fを併記している。なお、ランプLの定格電流をIRとする。図5では、検出電流ILがI1≤ILのときには、通電を直ぐに遮断する。また、I2≤IL<I1のときには、通電時間T1で遮断する。また、IR≤IL<I3のときには、通電時間T2で遮断する。

【0061】ランプLの遮断特性Sを図5に示すように設定することにより、負荷や配線部材の発煙特性Rにヒューズの溶断特性Fより接近させることができ。言い換えると、配線部材の定格電流を実際に通電される電流レベルまで低下させることができるので、配線部材に使用する電線の細径化を実現することができ、これによって、部材の軽量化及びコストの低減を図ることができる。

【0062】（5）第1、第2実施形態において、過電流検出機能付きスイッチ回路1から外部に出力されるステータス信号によって過電流による通電遮断を使用者に報知するLCDパネルなどの表示部からなる報知手段を、過電流検出機能付きスイッチ回路1の外部適所に備えるようにしてもよい。これによって、使用者に対して、過電流による電流遮断を確実に報知することができる。

【0063】（6）第1、第2実施形態において、電流検出部は、シャント抵抗3やホールセンサ30に代えて、FET2とランプLの間に直列に接続された抵抗体と、この抵抗体の温度を検出する温度センサとから構成してもよい。この場合には、電流監視部4は、抵抗体の温度変化を検出することにより電流の変化を監視するものを使うことによって、簡易な構成で同様の効果が得られる。

【0064】（7）また、電流検出部は、直流電流トランス方式を用いてもよい。これは、互いに巻線方向が逆の2個のコイルを、バッテリーBからランプL間に被測定電線が貫通するように配設し、一方のコイルに交流電圧を印加する交流電源を備えるとともに、交流電圧が印加されたときに他方のコイルに誘起される交流電流を檢

出する検出部を備えたもので、この交流電流が被測定電線に流れる電流に比例することから、ランプLに流れる電流を検出可能にするものである。

【0065】これによって、電流検出部を被測定電線と絶縁することができる。また、コイルの巻線比を調整することによって、出力レベルを所望のレベルに上昇させることができる。なお、この場合には、電流検出部の一部又は全体を、各部が配置された基板外に配設するようにもよい。

10 【0066】（8）また、電流検出部は、交流電流トランス方式を用いてもよい。これは、バッテリーBからランプL間に被測定電線が、コイルを貫通又はコイルと磁気結合するように配設し、ランプLへの突入電流などの電流変化によってコイルに誘起される交流電流を検出する検出部を備えたものである。この場合には、ランプLへの突入電流の微分波形が検出されることになるので、電流波形の変化率によって過電流のレベルを識別する電流監視部を備えることによって、過電流を判別することができる。

20 【0067】（9）第1、第2実施形態において、過電流検出機能付きスイッチ回路1の基板上に一体的に形成された過電圧検出部や温度検出部などを備えるようにしてもよい。過電圧検出部は、バッテリーBからの電源供給ラインに接続され、過電圧の有無を検出するもので、温度検出部は、サーミスターなどからなり、周囲温度を検出して過熱の有無を検出するものである。

【0068】（10）第1、第2実施形態では負荷としてランプを制御するスイッチ回路に適用された例で説明したが、モータなどランプ以外の負荷のオン、オフを制御するスイッチ回路にも適用することができる。

30 【0069】次に、第3実施形態について説明する。図6は本発明に係る過電流検出機能付きスイッチ回路の第3実施形態を示す回路ブロック図である。

【0070】この過電流検出機能付きスイッチ回路11は、自動車のバッテリー（電源）Bからランプ（負荷）Lへの電力供給を制御する自動車のランプ制御回路を構成するもので、FET12、シャント抵抗（電流検出部）13、マイコン14、駆動回路15及びA/D変換器16を備えている。

40 【0071】FET12及びシャント抵抗13は、バッテリーBとランプL間に直列に接続されており、FET12のドレインがバッテリーBの正極に接続され、ソースがシャント抵抗13の一端に接続され、ゲートが駆動回路15を介してマイコン14の出力端子に接続され、シャント抵抗13の他端が電気配線W及びランプLを介して接地されている。この構成によって、FET12がオンになると、バッテリーBからシャント抵抗13及び電気配線Wを介して、ランプLに電力が供給される。

【0072】シャント抵抗13は、電流を電圧に変換するための低抵抗で、この両端電圧を検出することにより

13

ランプLに流れる負荷電流  $I_L$  が検出される。このシャント抵抗  $R_3$  によって、電流を精度よく検出することができるとともに、急激な電流変化を検出することができる。また、シャント抵抗  $R_3$  として温度依存性の小さいものを用いることにより、雰囲気温度の変化に対して電流の検出精度を向上することができる。

【0073】A/D変換器  $\mu$ A2202は、シャント抵抗  $R_3$  の両端電圧のアナログ値をデジタル値に変換してマイコン14に入力するものである。駆動回路15は、マイコン14からの制御信号の電圧レベルを昇圧するチャージポンプなどからなり、マイコン14の制御信号に従ってFET12にゲート信号を印加してFET12をオン、オフさせるものである。

【0074】マイコン14は、ROM14a及びRAM14bを内蔵し、このランプ制御回路の動作を制御するものである。RAM14bは、データを一時的に保管するもので、ROM14aは、後述する設定時間  $T_1$ 、基準電流  $I_1$ 、 $I_2$ 、 $I_3$ などの予め設定された設定値や制御プログラムなどを記憶するものである。

【0075】なお、設定時間  $T_1$  は、ランプLの点灯時に流れる突入電流の継続時間を考慮して設定されている。また、基準電流  $I_1$ 、 $I_2$  ( $I_1 > I_2$ ) は、電気配線Wの耐電流特性（例えば電線被覆材の発煙特性）を考慮して設定され、基準電流  $I_3$  は、 $0 < I_3 < I_2$  となる所要の値に設定されている。

【0076】マイコン14は、次の(A)～(F)の機能を有する。

(A) 外部から入力されるランプLの点灯又は消灯の指示信号に応じて駆動回路15を介してFET12のオン、オフを制御することによりランプLの点灯、消灯を制御する。

【0077】(B) FET12がオフからオンに切り替られた時点からの経過時間  $T$  をカウントする計時手段としての機能を有する。

(C) 所定のサンプリング時間  $T_s$  (本実施形態では100 msec) 毎にA/D変換器16からの入力値を取り込んでランプLに流れる負荷電流  $I_L$  を検出する。

【0078】(D) 検出した負荷電流  $I_L$  をROM14aに格納されている基準電流  $I_1$ 、 $I_2$ 、 $I_3$  と比較する比較手段及びその比較結果に基づいて過電流であるか否かを判定する過電流判定手段としての機能を有する。この場合において、上記経過時間  $T$  が設定時間  $T_1$  未満のときには、負荷電流  $I_L$  を基準電流  $I_1$  と比較し、 $I_L \geq I_1$  であれば過電流であると判定する。また、上記経過時間  $T$  が設定時間  $T_1$  以上のときには、基準電流  $I_2$ 、 $I_3$  と比較し、 $I_L \geq I_2$  であれば過電流であると判定し、 $I_L \leq I_3$  であれば異常であると判定する。ここで、 $I_L \leq I_3$  の場合には、必ずしも過電流ではないが、負荷電流  $I_L$  が定常レベルから基準電流  $I_3$  以下に低下した異常状態であると判定している。

14

【0079】(E) 過電流又は異常であると判定したときに駆動回路15を介してFET12をオフにする過電流制御手段としての機能を有する。

(F) 過電流又は異常であると判定してFET12をオフにしたときは、その旨のステータス信号を出力する。

【0080】次に、図7～図9を用いて第3実施形態の動作について説明する。図7は第3実施形態における過電流判定手順のフローチャート、図8、図9はそれぞれ異常状態の態様の一例を示す図である。

【0081】ランプLの点灯指示信号によりFET12がオンにされてランプLが点灯すると、このルーチンがスタートし、まず、経過時間  $T$  のカウントが開始され(ステップS200)、次いで、設定時間  $T_1$  が経過したか否かが判別され(ステップS210)、未だ経過していないければ(ステップS210でYES)、A/D変換器16から負荷電流  $I_L$  が取り込まれる(ステップS220)。

【0082】そして、取り込んだ負荷電流  $I_L$  を基準電流  $I_1$  と比較して負荷電流  $I_L$  が基準電流  $I_1$  未満かどうかが判別され(ステップS230)、 $I_L < I_1$  であれば(ステップS230でYES)、ステップS210に戻る。一方、ステップS230において、 $I_L \geq I_1$  であれば(ステップS230でNO)、過電流であると判定してFET12がオフにされ(ステップS240)、ステータス信号が出力されて(ステップS250)、このルーチンを終了する。

【0083】ステップS210において、 $T \geq T_1$ 、すなわちランプLの点灯から設定時間  $T_1$  経過していれば(ステップS210でNO)、経過時間  $T$  のカウントが停止され(ステップS260)、次いで、負荷電流  $I_L$  が取り込まれ(ステップS270)、取り込まれた負荷電流  $I_L$  を基準電流  $I_2$ 、 $I_3$  と比較してその大小が判別され(ステップS280)、 $I_3 < I_L < I_2$  であれば(ステップS280でYES)、ステップS270に戻る。

【0084】一方、ステップS280において、 $I_L \geq I_2$  又は  $I_L \leq I_3$  であれば(ステップS280でNO)、過電流又は異常であると判定してステップS240に進む。

【0085】このような手順によって、図8に示す態様の異常が生じると、FET12のオンから設定時間  $T_1$  の経過後において、負荷電流  $I_L$  が基準電流  $I_2$  以上になる時点  $t_1$  にFET12がオフにされ、ランプLへの電力供給が遮断される。

【0086】このように、完全な短絡ではなく断続的に短絡状態が生じるような異常の場合には、図中、二点鎖線で示す溶断特性を持つヒューズを備えていたとしても、温度上昇が緩慢になるのでヒューズが溶断しないため、電力供給を遮断することはできないが、この第3実施形態によれば、電力供給を確実に遮断することがで

き、これによって、異常発生部にアーク放電などが生じる虞れをなくし、電気配線WやランプLを確実に保護することができる。

【0087】また、図9に示す態様の異常が生じると、FET12のオンから設定時間T1の経過後において、負荷電流ILが基準電流I3以下になる時点t2にFET12がオフにされ、ランプLへの電力供給が遮断される。

【0088】このように、断続的に開放状態が生じるような異常の場合には、過電流ではないのでヒューズが溶断しないため、電力供給を遮断することはできないが、この第3実施形態によれば、異常が発生したと判定することによって電力供給を遮断することができ、これによって、異常発生部にアーク放電などが生じる虞れをなくし、電気配線WやランプLを確実に保護することができる。

【0089】なお、図8、図9において、t1、t2時点以降の一点鎖線は、それぞれ本実施形態によりランプLへの電力供給が遮断されなかった場合の異常の態様を示している。

【0090】図10は本発明に係る過電流検出機能付きスイッチ回路の第4実施形態を示す回路ブロック図である。なお、第3実施形態と同一部材には同一符号を付し、説明を省略する。第4実施形態では、第3実施形態におけるシャント抵抗R13に代えて、ホールセンサ（電流検出部）30を備えている。

【0091】ホールセンサ30は、半導体素子が磁界中に配置されたときに、磁界の磁束密度Bと半導体素子に流れる電流Iとの積I×Bに比例した電圧Vを出力するホール効果を利用したもので、電池電圧によって定まる既知の電流Iと、マイコン14によって検出される出力電圧Vとから、磁束密度Bを求めることによって、磁束密度Bに比例する負荷電流ILを求めることができる。このホールセンサ30によって、小型で精度よく負荷電流ILを検出することができる。

【0092】この第4実施形態によれば、マイコン14が第3実施形態と同様の機能を果たすことにより、同様の効果を得ることができる。

【0093】図11は本発明に係る過電流検出機能付きスイッチ回路の第5実施形態を示す回路ブロック図である。なお、第3実施形態と同一部材には同一符号を付し、説明を省略する。第5実施形態は、第3実施形態におけるシャント抵抗R13及びA/D変換器16に代えて、FET17、コンパレータ18、定電流回路19及び基準抵抗Rrefを備えており、FET12は電気配線WによってランプLに直結されている。

【0094】FET17のドレインは、バッテリーBの正極端子に接続され、ゲートはFET12のゲートに接続され、ソースは定電流回路19の入力側に接続されるとともに、コンパレータ18の一方の入力端子Pに接続

されている。

【0095】コンパレータ18の他方の入力端子Qは、FET12のソースに接続され、出力端子は、マイコン14の入力端子に接続されている。コンパレータ18は、入力端子P、Qへの入力電圧VP、V0を比較し、VP≥V0のときにローレベル信号を、VP<V0のときにハイレベル信号を出力するものである。定電流回路19の出力側は、基準抵抗Rrefを介して接地されている。

【0096】ここで、FET12、17のオン抵抗をそれぞれR<sub>Ds(on)12</sub>、R<sub>Ds(on)17</sub>とすると、FET17は、R<sub>Ds(on)12</sub><R<sub>Ds(on)17</sub>になるものを用いている。これは、FET12のセル数より少ないセル数を有するFETを採用することにより実現することができる。このオン抵抗の差によって、FET17に比べてFET12、すなわちランプLに大電流を流すことができる。

【0097】この回路によれば、定電流回路19によつて一定電流が基準抵抗Rrefに供給されるので、電圧VPが一定値になる。そこで、負荷電流ILがIL=I2のときの電圧V0の値V02がV02=VPとなるように、基準抵抗Rrefの抵抗値を設定しておく。

【0098】そして、マイコン14は、VP<V0になつてコンパレータ18からハイレベル信号が入力されると、過電流であると判定する。

【0099】なお、第5実施形態では、負荷電流ILを直接検出するのではなく、ランプLの両端電圧V0を用いている。従つて、ランプLの特性によって、突入電流が流れている間にVP<V0になる場合には、マイコン14は、コンパレータ18からの入力信号レベルの判別を、設定時間T1が経過するまでは行わず、設定時間T1の経過後に開始するようすればよい。

【0100】一方、突入電流が流れるのはランプLの抵抗値が低いためであり、ランプLの特性によって、設定時間T1の経過までにVP<V0にならない場合には、マイコン14は、経過時間Tのカウントは行わず、常にコンパレータ18からの入力信号レベルの判別を行うようすればよい。

【0101】このように、第5実施形態によれば、ランプLの両端電圧V0を一定電圧VPと比較することにより負荷電流ILと基準電流I2との比較を行い、VP<V0になると過電流であると判定することにより、上記図8のような態様の異常に対して、第3実施形態と同様の効果を得ることができます。

【0102】なお、本発明は、上記第3～第5実施形態に限られず、以下の変形形態(11)～(14)を採用することができる。

(11) 第3、第4実施形態において、図6、図10中、一点鎖線で示すように、ディップスイッチなどからなる入力部21を備え、マイコン14は、この入力部21への入力に応じて基準電流I1、I2、I3の値を任意に設定できるようにしてもよい。

【0103】(12) 第3～第5実施形態では、半導体スイッチング素子としてNチャネル電界効果トランジスタを用いているが、PチャネルFETや、絶縁ゲート型バイポーラトランジスタ(IGBT)等のバイポーラトランジスタを用いてもよい。

【0104】(13) 第3～第5実施形態において、過電流検出機能付きスイッチ回路11から外部に出力されるステータス信号によって過電流による通電遮断を使用者に報知するLCDパネルなどの表示部からなる報知手段を、過電流検出機能付きスイッチ回路11の外部適所に備えるようにしてもよい。これによって、使用者に対して、過電流による電流遮断を確実に報知することができる。

【0105】(14) 第3～第5実施形態では、負荷としてランプLを制御するスイッチ回路に適用された例で説明したが、これに限られず、モータや大容量コンデンサその他の突入電流の大きい負荷であってもよい。

【0106】また、突入電流が生じない負荷であってもよい。この場合には、経過時間Tのカウントや、基準電流I<sub>1</sub>と負荷電流I<sub>L</sub>の比較は不要になる。

#### 【0107】

【発明の効果】以上説明したように、本発明によれば、負荷に流れる負荷電流を検出し、負荷電流の検出が、負荷と電源間の配線もしくは負荷の電気特性に応じて予め設定された過電流判定条件を満足すると、半導体スイッチング素子のオン、オフ制御を変更するようとしたので、配線もしくは負荷の電気特性を超える過電流の通電を防止することができ、これによって配線及び負荷の過電流に対する保護を行うことができる。

【0108】また、半導体スイッチング素子、スイッチ制御手段及び過電流制御手段を基板上に一体的に形成することにより、回路の小型化及び配線の簡素化を図ることができる。

【0109】また、電流検出手段を更に基板上に一体的に形成することにより、更に回路の小型化及び配線の簡素化を図ることができる。

【0110】また、基準電流レベル以上の負荷電流が流れる通電時間及びその負荷電流を用いて過電流判定条件を設定することにより、過電流の通電時間が配線や負荷の電気特性を超えるような事態を確実に防止することができ、これによって確実に配線や負荷の保護を図ることができる。

【0111】また、負荷に流れる負荷電流を検出し、検出された負荷電流と、基準電流及び複数の設定電流とを比較し、基準電流及び各設定電流以上の電流が負荷に流れる通電時間をカウントして、設定電流が高いほど設定時間が短くされた複数の過電流判定条件を用いて過電流を判定することにより、過電流の判定をきめ細かく行うことができ、これによって配線もしくは負荷の電気特性を超える通電を確実に防止することができる。

【0112】また、負荷に流れる負荷電流を検出し、負荷電流の検出が、負荷と電源間の配線もしくは負荷の電気特性に応じて予め設定された過電流判定条件を満足すると、半導体スイッチング素子をオフにすることにより、負荷と電源間の配線もしくは負荷の電気特性を超える過電流の通電を防止することができる。

【0113】また、負荷と電源間の配線もしくは負荷の電気特性に応じて予め設定された基準電流と検出した負荷電流とを比較し、負荷電流が基準電流以上のときに過電流であると判定することにより、完全な短絡ではなく、断続的に短絡状態になるような場合でも、半導体スイッチング素子をオフにし、負荷と電源間の配線もしくは負荷の電気特性を超える過電流の通電を確実に防止することができる。

【0114】また、半導体スイッチング素子のオン時点からの経過時間をカウントし、オン時点から予め設定された設定時間が経過するまでは、負荷電流が高レベル基準電流以上になると過電流であると判定し、オン時点から設定時間以上経過した後は、負荷電流が基準電流以上になると過電流であると判定することにより、オン時点から突入電流が流れるような負荷であっても、この突入電流を過電流であると誤判定することを防止することができる。

【0115】また、オン時点から設定時間以上経過した後は、負荷電流が低レベル基準電流以下のときも異常であると判定することにより、断続的に開放状態になるような様態の異常が生じた場合でも、半導体スイッチング素子をオフにし、異常状態のまでの通電を確実に防止することができる。

#### 【図面の簡単な説明】

【図1】本発明に係る過電流検出機能付きスイッチ回路の第1実施形態を示す回路ブロック図である。

【図2】過電流検出手順のフローチャートである。

【図3】本発明に係る過電流検出機能付きスイッチ回路の第2実施形態を示す回路ブロック図である。

【図4】動作例①～④を説明するためのタイミングチャートである。

【図5】変形形態(4)によるランプの遮断特性を説明する図である。

【図6】本発明に係る過電流検出機能付きスイッチ回路の第3実施形態を示す回路ブロック図である。

【図7】第3実施形態における過電流判定手順のフローチャートである。

【図8】異常状態の様態の一例を示す図である。

【図9】異常状態の様態の別の例を示す図である。

【図10】本発明に係る過電流検出機能付きスイッチ回路の第4実施形態を示す回路ブロック図である。

【図11】本発明に係る過電流検出機能付きスイッチ回路の第5実施形態を示す回路ブロック図である。

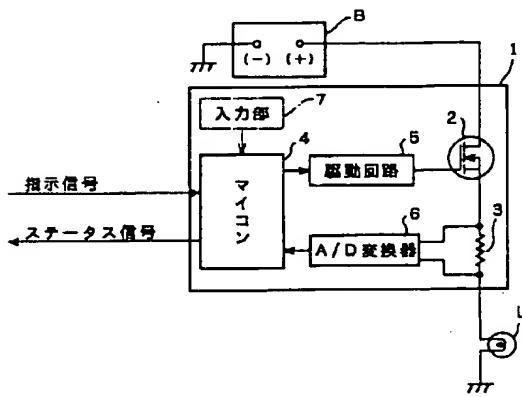
19

- 1 過電流検出機能付きスイッチ回路
- 2 FET (半導体スイッチング素子)
- 3 シャント抵抗 (電流検出手段)
- 3 0 ホールセンサ (電流検出手段)
- 4 マイコン (スイッチ制御手段、過電流制御手段)
- 4 0 I/F回路 (スイッチ制御手段)
- 4 1 電流監視部 (過電流制御手段)
- 4 1 1 ~ 4 1 5 第1電流監視回路～第5電流監視回路
- 4 2 ORゲート回路 (過電流制御手段)
- 4 3 FET (過電流制御手段)
- 5 駆動回路
- 6 A/D変換器

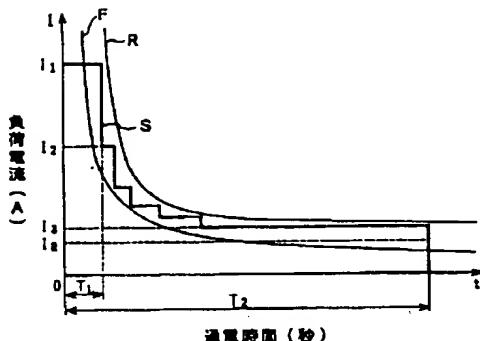
20

- 1 1 過電流検出機能付きスイッチ回路
- 1 2 FET
- 1 3 シャント抵抗
- 1 4 マイコン
- 1 5 駆動回路
- 1 6 A/D変換器
- 1 7 FET
- 1 8 コンパレータ
- 1 9 定電流回路
- 10 B バッテリー (電源)
- L ランプ (負荷)
- R ref 基準抵抗

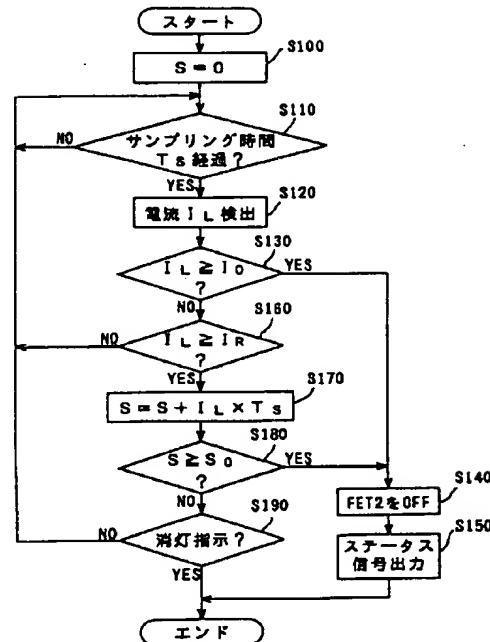
【図1】



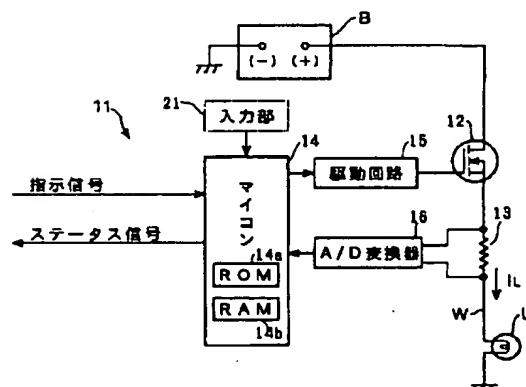
【図5】



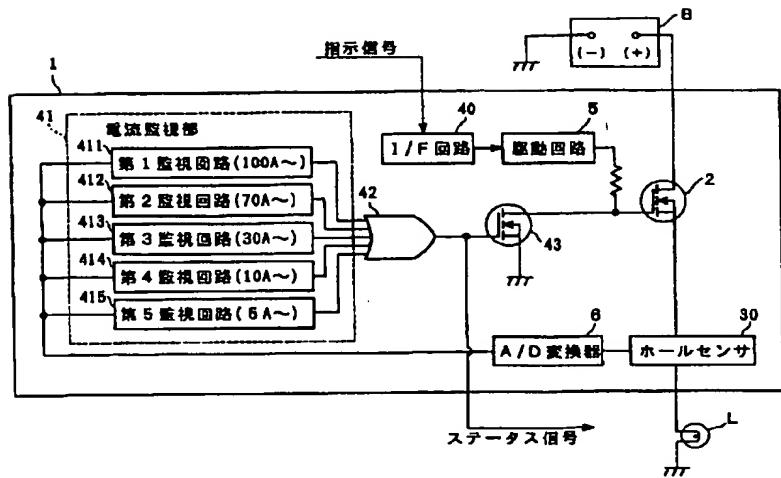
【図2】



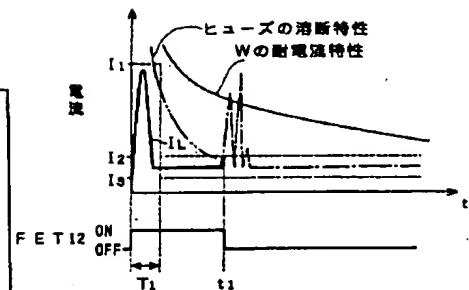
【図6】



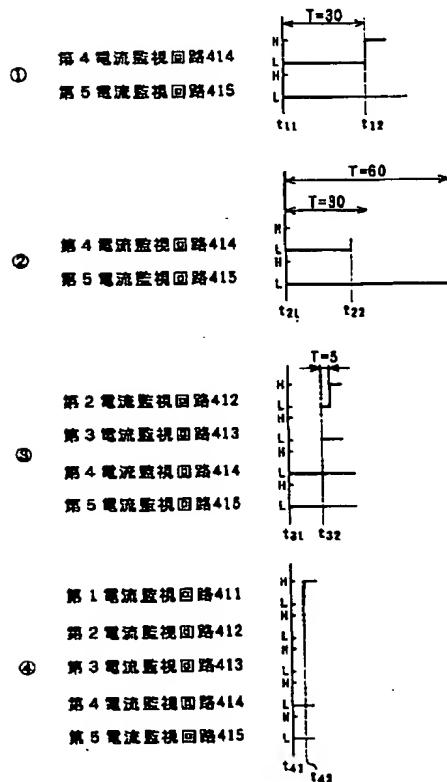
【図3】



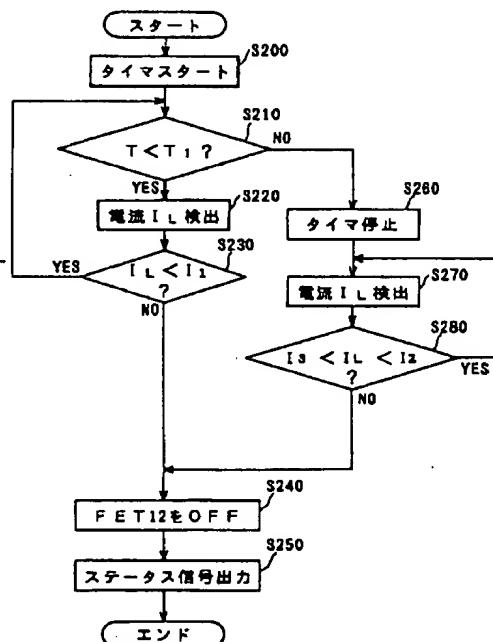
【図8】



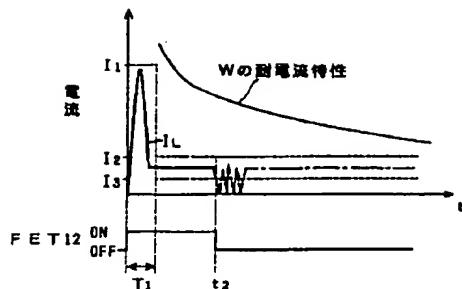
【図4】



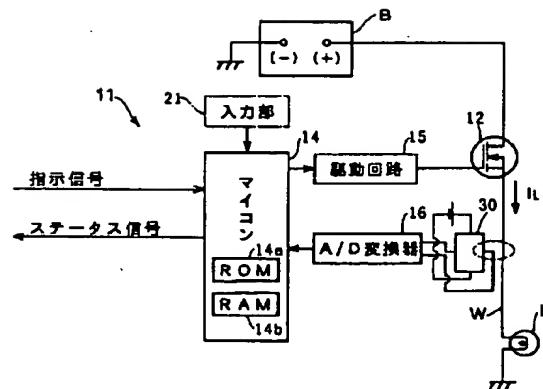
【図7】



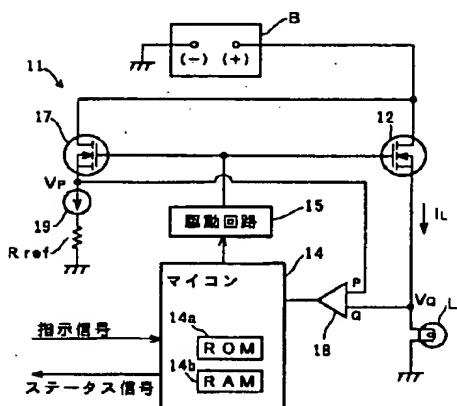
【図9】



【図10】



【図11】



フロントページの続き

(72)発明者 星野 孝志

愛知県名古屋市南区菊住1丁目7番10号  
株式会社ハーネス総合技術研究所内

(72)発明者 城戸 元則

愛知県名古屋市南区菊住1丁目7番10号  
株式会社ハーネス総合技術研究所内

(72)発明者 宮▲崎▼ 順之

愛知県名古屋市南区菊住1丁目7番10号  
株式会社ハーネス総合技術研究所内